

Requested Patent JP8166892A

Title: METHOD FOR TESTING DATA PROCESSOR ;

Abstracted Patent: JP8166892 ;

Publication Date: 1996-06-25 ;

Inventor(s): SUGIHARA MASAKAZU; SUGANO KOJI ;

Applicant(s): HITACHI LTD ;

Application Number: JP19940309240 19941213 ;

Priority Number(s): ;

IPC Classification: G06F11/22 ; G06F9/38 ;

Equivalents:

ABSTRACT:

PURPOSE: To facilitate the verification of a data processor to be tested and and to improve verification accuracy by making it possible to expand the number of instruction of a test instruction group to thousands to tens of thousands of instructions, imparting high load to the data processor to be tested and lowering the exceptional generation probability on the instructions.

CONSTITUTION: A test instruction group and an execution initial value are prepared by random number data (20). An instruction is simulated and an expected value is prepared (21). A data processor to be tested is made to execute the test instruction group and an execution result value is obtained (22). The expected value and the execution result value are compared (23). In the case of the mismatching, the test instruction group is shortened to the shortest test instruction group where the mismatching is possible to be generated (24) and an error message is outputted (25).

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-166892

(43)公開日 平成8年(1996)6月25日

(51)Int.Cl.⁶
G 0 6 F 11/22
9/38

識別記号 310 C
U
W
3 8 0 C

F I

技術表示箇所

審査請求 未請求 請求項の数2 O L (全7頁)

(21)出願番号 特願平6-309240

(22)出願日 平成6年(1994)12月13日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 杉原 正和

神奈川県秦野市堀山下1番地 株式会社日立製作所汎用コンピュータ事業部内

(72)発明者 香野 孝司

神奈川県秦野市堀山下1番地 株式会社日立製作所汎用コンピュータ事業部内

(74)代理人 弁理士 武頭次郎

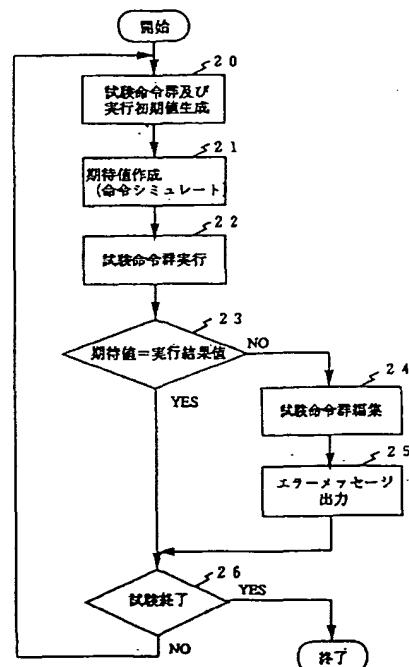
(54)【発明の名称】 データ処理装置の試験方法

(57)【要約】

【目的】 試験命令群の命令数を数千～数万命令に拡大可能とし、被試験データ処理装置に高い負荷を与え、命令に関する例外の発生確率を低下させて、被試験データ処理装置の検証を容易にし、かつ、検証精度の向上を図る。

【構成】 試験命令群及び実行初期値を乱数データより作成する(20)。命令をシミュレートし期待値を作成する(21)。試験命令群を被試験データ処理装置に実行させ実行結果を得る(22)。期待値と実行結果値を比較し(23)、不一致の場合には試験命令群を不一致の発生し得る最短の試験命令群に短縮し(24)、エラーメッセージを出力する(25)。

試験システム概略フローチャート(図2)



1

【特許請求の範囲】

【請求項1】 亂数データを入力として試験命令群を繰り返し生成し、前記試験命令群を被試験データ処理装置としての実データ処理装置または実データ処理装置の動作をシミュレートする論理シミュレーション装置に実行させるデータ処理装置の試験方法において、前記生成された試験命令群の実行結果の期待値をシミュレーションにより作成する処理と、前記試験命令群を被試験データ処理装置に実行させた実行結果と前記シミュレーションにより作成した期待値とを比較して不一致が生じた場合、前記不一致を発生させた試験命令群を、不一致が発生し得る最短の試験命令群に短縮する処理とを有することを特徴とするデータ処理装置の試験方法。

【請求項2】 前記不一致を発生させた試験命令群を、不一致が発生し得る最短の試験命令群に短縮する処理は、その試験命令群の先頭命令から順次命令を削除する処理及び試験命令群の最終命令から順次命令を削除する処理であることを特徴とする請求項1記載のデータ処理装置の試験方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、データ処理装置の試験方法に係り、特に、ランダムに試験命令群を生成して被試験データ処理装置の処理機能を試験するために使用して好適なデータ処理装置の試験方法に関する。

【0002】

【従来の技術】 データ処理装置の高性能化を支える技術として、命令を幾つかの処理ステップ（ステージ）に分解し、複数の処理装置（ユニット）のそれぞれに特定のステージを1マシンサイクル毎に処理させるパイプライン処理方式が広く採用されている。この先行制御機能とも呼ばれるパイプライン処理は、複雑かつ大規模な論理により実現されており、先行制御の度合いが非常に深くなっている。

【0003】 そのため、このようなパイプライン処理装置の先行制御機能の検証は、試験命令群の命令数拡大による複雑な機能の組み合わせの発生によって、データ処理装置（命令プロセッサ）に高負荷を与えた条件下での試験を行うことが重要となっている。

【0004】 前述したような論理検証を目的とした試験プログラムの中の、乱数データを入力として試験命令群を生成する乱数試験プログラムであって、試験命令群の命令数を拡大してデータ処理装置の試験を行う方法に関する従来技術として、例えば、特開平2-244337号公報等に記載された技術が知られている。

【0005】 この従来技術は、乱数データを入力として試験命令群を生成する乱数試験プログラムを用いて、パイプライン処理の試験を高負荷を与えた環境で実行するために必要な大規模な試験命令群を生成するというものである。この方法は、乱数データを用いるという性格

2

上、命令に関する例外の発生確率が高くなるのが必至であり、生成された命令及びデータを補正する必要がある。その場合の補正是、試験命令群実行時に補正しながら被試験データ処理装置をリスタートさせる方法と、命令生成時に補正する方法とが考えられる。

【0006】 前者の方法は、試験命令群実行中に例外の発生により試験が中断されてパイプライン処理の試験を実施する上であまり良い方法とは言えないものであるが、前記公報に記載された従来技術は、命令生成時に生成された命令及びデータを補正する方法を用いて、有効な試験命令群を効率良く生成することができる。

【0007】

【発明が解決しようとする課題】 前述した従来技術は、試験実行時、乱数試験プログラムのデータ処理装置による実行結果とシミュレーションにより作成された期待値とに不一致が生じた場合に、出力されたエラーメッセージ等の情報に基づいて、不一致の原因を探索していくことになる。しかし、発生した不一致が、伝搬していく性質を持っていること、また、最初に発生した不一致が後続試験命令群の実行により消失する場合があること等の理由により、前述した従来技術は、試験命令群の命令数を著しく拡大することが、不一致原因の探索を著しく困難あるいは不可能にするという問題点を有している。

【0008】 このため、前述の従来技術は、実際に試験を実施する場合に、試験命令群の命令数として数百命令が限界であり、それ以上の命令数を持った試験命令群を生成することが困難であるという問題点を有している。

【0009】 本発明の目的は、前記従来技術の問題点を解決し、試験命令群の命令数を従来の数百命令から数千～数万命令に拡大することが可能であり、データ処理装置に従来よりも高い負荷を与えて、より高精度に機能の検証を行うことができるデータ処理装置の試験方法を提供することにある。

【0010】

【課題を解決するための手段】 本発明によれば前記目的は、乱数データを入力として試験命令群を繰り返し生成し、前記試験命令群を被試験データ処理装置としての実データ処理装置または実データ処理装置の動作をシミュレートする論理シミュレーション装置に実行させるデータ処理装置の試験方法において、前記生成された試験命令群の実行結果の期待値をシミュレーションにより作成し、前記試験命令群を被試験データ処理装置に実行させた実行結果と前記シミュレーションにより作成した期待値とを比較して不一致が生じた場合、前記不一致を発生させた試験命令群を、不一致が発生し得る最短の試験命令群に短縮するようにすることにより達成される。

【0011】 また、前記目的は、前記不一致を発生させた試験命令群を、不一致が発生し得る最短の試験命令群への短縮を、その試験命令群の先頭命令から順次命令を削除し、試験命令群の最終命令から順次命令を削除する

3

ことにより行うようにすることにより達成される。

【0012】

【作用】本発明にれば、従来、数百命令が限度であった試験命令群の命令数を、数千～数万命令に拡大することが可能となり、このことにより、従来よりも試験命令群の実行によりデータ処理装置に高負荷を与えることが可能となる。また、命令に関する例外の発生確率を従来技術の場合より低下させることができるので、検証を容易にし、しかも、検証精度の向上を図ることができる。

【0013】

【実施例】以下、本発明によるデータ処理装置の試験方法の一実施例を図面により詳細に説明する。

【0014】図1は本発明の一実施例の試験方法によりデータ処理装置の試験を実施する試験システムの構成を示すブロック図、図2は図1の試験システムの処理を説明するフローチャート、図3は図2の試験命令群編集の処理を説明するフローチャートである。図1において、1は試験システム、2は試験命令群生成部、3は命令シミュレート部、4は試験命令群実行部、5は実行結果比較部、6は試験命令群編集部、7はエラーメッセージ出力部、8は試験命令群、9は実行初期値、10は期待値、11は実行結果値、12はエラーメッセージである。

【0015】本発明の一実施例の試験方法によりデータ処理装置の試験を実施する試験システム1は、図1に示すように、試験命令群8及び実行初期値9を乱数データを用いて作成する試験命令群生成部2と、試験命令群8及び実行初期値9の試験命令群をシミュレートして期待値10を生成する命令シミュレート部3と、実行初期値9を初期値として、試験を行うデータ処理装置に試験命令群8を実行させて実行結果値11を得る試験命令群実行部4と、期待値10と実行結果値11とを比較して不一致を検出する実行結果比較部5と、実行結果比較部5により不一致が検出された場合に試験命令群8、実行初期値9及び期待値10を不一致が発生し得る最短の試験命令群に短縮する試験命令群編集部6と、試験命令群8、実行初期値9、期待値10及び実行結果値11からエラーメッセージ12を作成するエラーメッセージ出力部7により構成される。

【0016】次に、前述のように構成される試験システム1の全体の処理動作を図2に示すフローを参照して説明する。

【0017】(1) 試験命令群生成部2が、乱数データを入力として試験命令群8及び実行初期値9を生成する(ステップ20)。

【0018】(2) 命令シミュレート部3が、ステップ20で生成された試験命令群の命令をシミュレートして期待値10を作成する(ステップ21)。

【0019】(3) 試験命令群実行部4が、試験命令群8を被試験データ処理装置で実行し、実行結果値11を

4

得る(ステップ22)。

【0020】(4) 実行結果比較部5が、ステップ22で得た実行結果値11とステップ21で作成された期待値10とを比較する(ステップ23)。

【0021】(5) ステップ23の比較で実行結果値11と期待値10とに不一致が生じている場合、試験命令群編集部6が、試験命令群を不一致が発生し得る最短の試験命令群に短縮する(ステップ24)。

【0022】(6) エラーメッセージ出力部7が、試験命令群8、実行初期値9、期待値10及び実行結果値11からエラーメッセージを作成して出力する(ステップ25)。

【0023】(7) ステップ25の処理終了後、及び、ステップ23の比較で実行結果値11と期待値10とが一致している場合、試験終了条件を満たすか否かを判定し、試験終了条件を満たしている場合には試験を終了し、そうでない場合、ステップ20に戻って試験を続ける。試験終了条件としては、試験実行回数等がある(ステップ26)。

【0024】次に、前述で説明したステップ24の試験命令群編集の処理の詳細を図3に示すフローを参照して説明する。

【0025】(1) 図2により説明したステップ23の比較で実行結果値11と期待値10とが不一致となり、試験命令群の編集が開始されると、まず、試験命令群の先頭命令を削除する(ステップ30)。

【0026】(2) ステップ30で削除した命令を実行したとして、その後の状態から命令群を実行するために実行初期値を変更する(ステップ31)。

【0027】(3) 先頭命令を削除した試験命令群を、ステップ31で変更した実行初期値を用いて実行する(ステップ32)。

【0028】(4) 期待値とステップ32の実行で得られた実行結果値とを比較し、不一致が生じた場合、ステップ30の処理に戻って、次の命令を削除し、さらに、ステップ31、32の処理を繰り返す(ステップ33)。

【0029】(5) ステップ33の比較で期待値と実行結果値との一致が得られた場合、最後に削除した命令を試験命令群に戻す(ステップ34)。

【0030】(6) ステップ34で戻した命令を実行する前の状態に実行初期値を変更する(ステップ35)。

【0031】(7) 次に、試験命令群の最終命令を削除する(ステップ36)。

【0032】(8) ステップ36で削除された命令を実行することなく試験命令群の実行を終了させたとした場合の結果に期待値を変更する(ステップ37)。

【0033】(9) 最終命令を削除した試験命令群を実行初期値を用いて実行する(ステップ38)。

【0034】(10) 期待値とステップ38の実行で得ら

れた実行結果値とを比較し、不一致が生じた場合、ステップ36の処理に戻って、もう1つ前の命令を削除し、さらに、ステップ37、38の処理を繰り返す（ステップ39）。

【0035】(11)ステップ39の比較で期待値と実行結果値との一致が得られた場合、最後に削除した命令を試験命令群に戻す（ステップ40）。

【0036】(12)ステップ40で戻した命令を実行後の状態に期待値を変更する（ステップ41）。

【0037】前述したような処理を実行することにより、試験命令群は、実行結果と期待値との不一致が発生し得る最短の試験命令群に短縮されることになり、また、命令に関する例外の発生確率を従来技術の場合より低下させることができる。

【0038】前述した本発明の一実施例によれば、試験命令群の命令数を数千～数万命令に拡大することが可能になり、従来よりも被試験データ処理装置に高い負荷を与えることが可能になり、命令に関する例外の発生確率を従来技術の場合より低下させることができるために、被試験データ処理装置の検証を容易にし、かつ、検証精度の向上を図ることができる。

【0039】

【発明の効果】以上説明したように本発明によれば、従来、数百命令が限度であった試験命令群の命令数を、数千～数万命令に拡大することが可能となり、また、命令に関する例外の発生確率を従来技術の場合より低下させ

ることができるので、従来よりも試験命令群の実行によるデータ処理装置の負荷を高負荷とすることができ、しかも、検証を容易にして、検証精度の向上を図ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例の試験方法によりデータ処理装置の試験を実施する試験システムの構成を示すブロック図である。

【図2】図1に示す試験システムの処理を説明するフローチャートである。

【図3】図2に示す試験命令群編集の処理を説明するフローチャートである。

【符号の説明】

- 1 試験システム
- 2 試験命令群及び実行初期値生成部
- 3 命令シミュレート部
- 4 試験命令群実行部
- 5 実行結果比較部
- 6 試験命令群編集部
- 7 エラーメッセージ出力部
- 8 試験命令群
- 9 実行初期値
- 10 期待値
- 11 実行結果値
- 12 エラーメッセージ

10

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

20

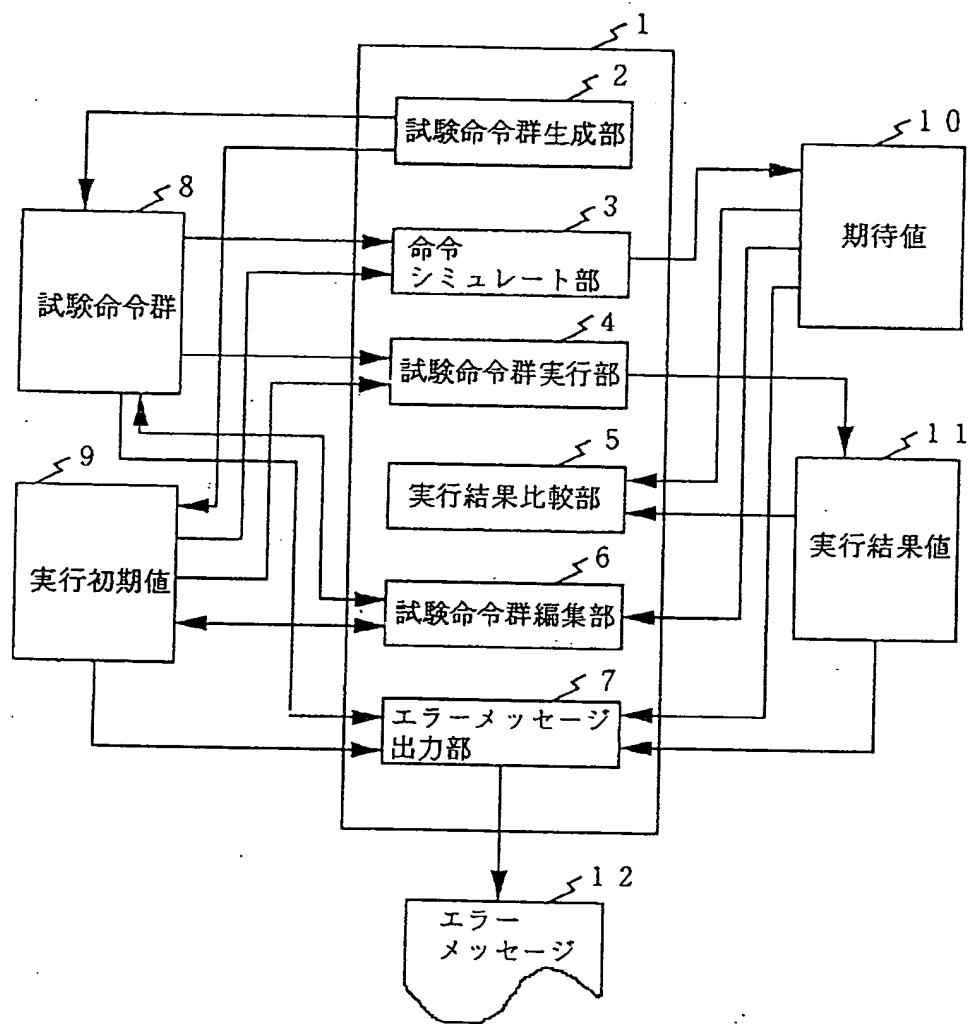
20

20

20

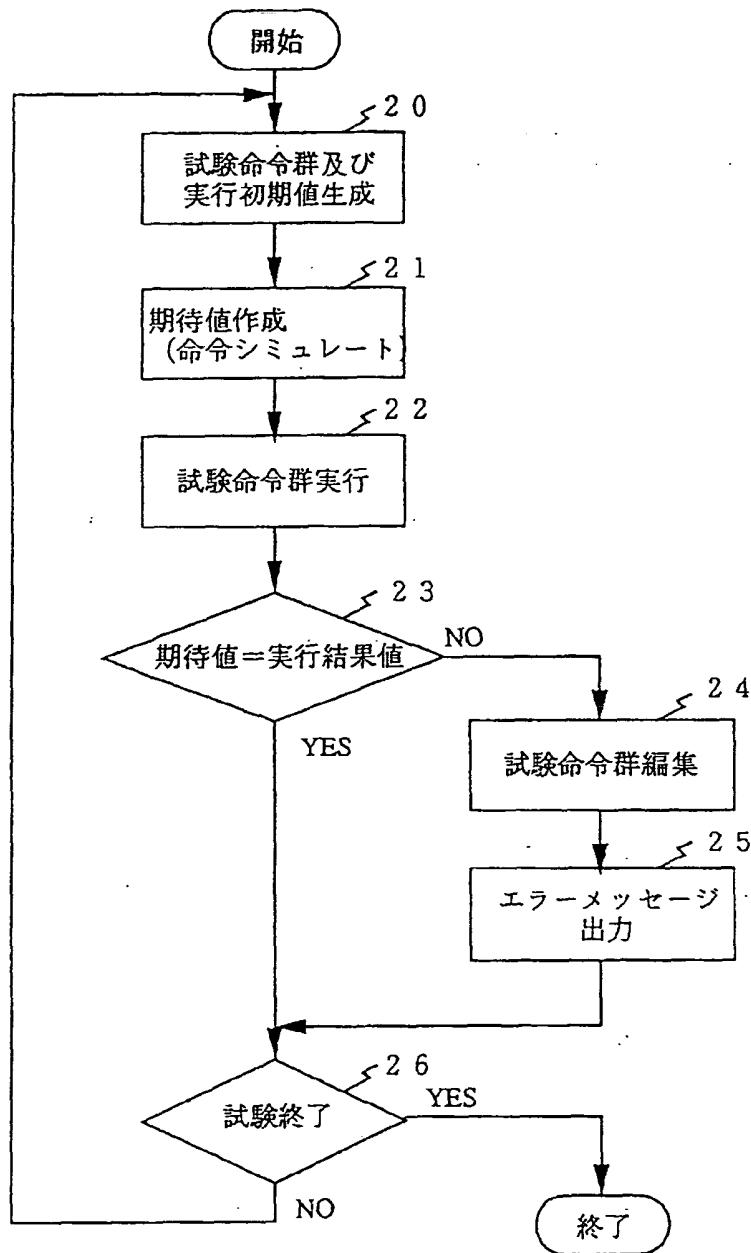
【図1】

試験システムブロック図(図1)



【図2】

試験システム概略フロー・チャート(図2)



【図3】

試験命令群編集部概略フローチャート(図3)

